



02P09725
PATENT

IN THE U.S. PATENT AND TRADEMARK OFFICE

Applicant: Felix FRANCK Confirmation No. 5010
Appl. No.: 10/606,793 Group: 2838
Filed: June 27, 2003 Examiner: Unknown
For: DRIVE FOR A HALF-BRIDGE INVERTER

L E T T E R

Assistant Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

Date: December 16, 2003

Sir:

Under the provisions of 35 U.S.C. § 119 and 37 C.F.R. § 1.55(a), the applicant(s) hereby claim(s) the right of priority based on the following application(s):

<u>Country</u>	<u>Application No.</u>	<u>Filed</u>
GERMANY	102 29 633.2	July 2, 2002

A certified copy of the above-noted application is attached hereto.

Respectfully submitted,

YOUNG & THOMPSON

By Benoit Castel
Benoit Castel, #35,041

745 South 23rd Street, Suite 200
Arlington, Virginia 22202
(703) 521-2297

BC/maf

Attachment(s): 1 Certified Copy(ies)

(Rev. 04/19/2000)

BUNDESREPUBLIK DEUTSCHLAND



Prioritätsbescheinigung über die Einreichung einer Patentanmeldung

Aktenzeichen: 102 29 633.2

Anmeldetag: 2. Juli 2002

Anmelder/Inhaber: Patent-Treuhand-Gesellschaft für elektrische Glühlampen mbH, München/DE

Bezeichnung: Ansteuerung für einen Halbbrücken-Wechselrichter

IPC: H 02 M 1/08

Die angehefteten Stücke sind eine richtige und genaue Wiedergabe der ursprünglichen Unterlagen dieser Patentanmeldung.

München, den 14. Mai 2003
Deutsches Patent- und Markenamt
Der Präsident
Im Auftrag

Weber

Wenner

Patent-Treuhand-Gesellschaft für elektrische Glühlampen mbH., München

Titel

Ansteuerung für einen Halbbrücken-Wechselrichter

Technisches Gebiet

Die Erfindung geht aus von einem Halbbrücken-Wechselrichter gemäß dem Oberbegriff des Anspruchs 1. Die Erfindung betrifft die Erzeugung einer optimalen Totzeit, in der keiner von zwei Halbbrückenschaltern eingeschaltet sein darf.

Stand der Technik

Halbbrücken-Wechselrichter sind zur Erzeugung einer Wechselspannung aus einer Gleichspannung hinlänglich bekannt. Breite Anwendung finden sie in Schaltnetzteilen (SMPS). Da der Halbbrücken-Wechselrichter kostengünstig bezüglich anderer Schaltnetzteil-Topologien (z. B. Vollbrücken-Wechselrichter) ist, dominiert er insbesondere kostensensitive Bereiche wie die Lichttechnik. Elektronische Betriebsgeräte für Leuchtstofflampen oder Halogenglühlampen sind nahezu ausschließlich mit Halbbrücken-Wechselrichtern ausgestattet.

Im wesentlichen besteht ein Halbbrücken-Wechselrichter aus der Serienschaltung eines oberen und eines unteren Halbbrückenschalters, die an eine Energieversorgung angeschlossen ist, die im wesentlichen eine Gleichspannung mit einem Plus- und einem Minuspol darstellt. Im einfachsten Fall handelt es sich um eine gleichgerichtete Netzspannung. Am Verbindungspunkt der Halbbrückenschalter wird eine Halbbrückenausgangsspannung UHB mit einem wesentlichen Wechselspannungsanteil bereitgestellt, die einen Lastkreis speist, der einen Laststrom IL aufnimmt. Im Falle

der Lichttechnik besteht der Lastkreis im wesentlichen aus einem Reaktanznetzwerk mit einer oder mehreren Lampen als Energieverbraucher.

Im allgemeinen sind die beiden Halbbrückenschalter als elektronische Schalter wie z.B. MOSFET, Bipolartransistor oder IGBT ausgeführt. Aus halbleiter-technologischen Gründen werden in der Leistungselektronik meist N-Kanal bzw. NPN-Transistoren verwendet, weshalb sich die folgenden Ausführungen auf diese Art der Transistoren beziehen. Durchwegs ist jedoch auch der Einsatz von dazu komplementären Transistoren möglich. Es ist lediglich die Polung der Energieversorgung und ggf. der Ansteuerung der Transistoren zu invertieren. Bei N-Kanal- bzw. NPN-Transistoren ist der obere Halbbrückenschalter mit dem Pluspol und der untere Transistor mit dem Minuspol gekoppelt, wobei der Minuspol ein Bezugspotenzial für die gesamte, den Halbbrücken-Wechselrichter enthaltende Schaltungsanordnung darstellt. Daraus erklären sich auch die Bezeichnungen oberer und unterer Halbbrückenschalter: Der obere Halbbrückenschalter liegt bezüglich des Bezugspotenzials zumindest in der Zeit, in der er eingeschaltet ist, auf höherem Potenzial als der untere Halbbrückenschalter.

Es muss in jedem Fall vermieden werden, dass beide Halbbrückenschalter gleichzeitig eingeschaltet sind, da sonst die Energieversorgung kurzgeschlossen wird. Vielmehr wird zwischen die Phasen, in denen einer der beiden Halbbrückenschalter eingeschaltet ist, eine Phase eingefügt, in denen keiner der beiden Halbbrückenschalter eingeschaltet ist. Diese Phase wird in der Literatur Totzeit genannt. Die Totzeit hat nicht nur die Funktion, zwischen den eingeschalteten Phasen der Halbbrückenschalter eine Sicherheitslücke zu schaffen, vielmehr soll während der Totzeit dem Verbindungspunkt der Halbbrückenschalter die Gelegenheit gegeben werden, sein Potenzial zu wechseln. Die Energie, die im Lastkreis, und dort vorwiegend in induktiven Bau-elementen, gespeichert ist, ist in der Lage, die Spannung an dem Halbbrückenschalter, der nach der Totzeit eingeschaltet wird, zu eliminieren oder zumindest auf ein Minimum zu reduzieren. Damit kann der betreffende Halbbrückenschalter verlustlos oder zumindest mit minimal möglicher Verlustleistung eingeschaltet werden. In der Literatur wird dieser Sachverhalt auch mit Zero-Voltage-Switching (ZVS) bezeich-

net. Die Zeit, die verstreicht, bis der Verbindungspunkt der Halbbrückenschalter ein Potenzial angenommen hat, das minimale Einschaltverluste gewährleistet, wird im folgenden Umschwingzeit genannt.

Die als Halbbrückenschalter verwendeten elektronischen Schalter besitzen in der 5 Regel eine Arbeitselektrode (z.B. Drain, Kollektor), eine Bezugselektrode (z.B. Source, Emitter) und eine Steuerelektrode (z.B. Gate, Basis). Die Steuerelektrode bildet einen Steuereingang des Halbbrückenschalters. Der Schalter wird im allgemeinen durch ein Ansteuersignal eingeschaltet, das zwischen der Steuerelektrode und Bezugselektrode anliegt. In Figur 1 ist ein Stand der Technik dafür dargestellt, 10 wie die Ansteuersignale für die Halbbrückenschalter bereitgestellt werden.

Die Halbbrückenschalter T1 und T2 sind in Figur 1 als MOSFET ausgeführt. Der obere Halbbrückenschalter T1 ist in Serie zum unteren Halbbrückenschalter T2 geschaltet. Der Drainanschluss des oberen Halbbrückenschalters T1 ist mit der Verbindungsstelle J3 verbunden, an der der Pluspol der Energieversorgung angeschlossen 15 wird. Der Sourceanschluss des unteren Halbbrückenschalters T2 ist mit der Verbindungsstelle J1 verbunden, an der der Minuspol der Energieversorgung angeschlossen wird. Wie aus Figur 1 ersichtlich wird, bildet das Potenzial von J1 ein Bezugspotenzial für den gezeigten Halbbrücken-Wechselrichter. Der Sourceanschluss von T1 und 20 der Drainanschluss von T2 sind verbunden und werden der Verbindungsstelle J2 zugeführt, die den Halbbrücken-Ausgang bildet. An J2 liefert der Halbbrücken-Wechselrichter eine Halbbrückenausgangsspannung UHB an einen Lastkreis. Im folgenden wird die Ansteuerung der Gateanschlüsse von T1 und T2 beschrieben, wie sie dem Stand der Technik entspricht und in Figur 1 dargestellt ist.

Ein Steuerbaustein 1, der über die Verbindungsstelle J4 von einer Hilfsspannungsversorgung mit Energie versorgt wird, stellt an seinem Steuerausgang 2 ein rechteckförmiges Steuersignal zur Verfügung. Die Form des Steuersignals entspricht dem Inversen der gewünschten Form der Halbbrückenausgangsspannung UHB. Das Steuersignal kann einen Low- und einen High-Zustand annehmen. Intention ist, dass im Low-Zustand des Steuersignals der obere Halbbrückenschalter T1 und im High-Zustand der untere Halbbrückenschalter T2 eingeschaltet wird. Das Steuersignal 30

wird über die Parallelschaltung eines Widerstands R_1 und einer Diode D_1 mit dem Gate des unteren Halbbrückenschalters T_2 verbunden. Dem entsprechend muss der Spannungswert des Steuersignals im High-Zustand mindestens so groß sein wie die Gate-Source-Spannung, die zum Einschalten des unteren Halbbrückenschalters T_2 5 nötig ist. Der Spannungswert des Steuersignals im Low-Zustand muss kleiner sein als der Minimalwert, der für die betreffende Gate-Source-Spannung zum Einschalten nötig ist. Der Widerstand R_1 bewirkt eine Einschaltverzögerung für T_2 , die zum Ausschalten von T_2 durch die Diode D_1 überbrückt wird.

Aufwändiger ist die Bereitstellung des Ansteuersignals für den oberen Halbbrückentransistor T_1 , da die Bezugselektrode von T_1 nicht auf dem gleichen Potenzial liegt 10 wie das Bezugspotenzial des Steuerbausteins. Entsprechend Figur 1 ist für den oberen Halbbrückentransistor T_1 eine obere Ansteuerschaltung 3 vorgesehen. Diese besteht im einfachsten Fall aus einer aus der Literatur bekannten Totem-pole-Schaltung. Der Ausgang der oberen Ansteuerschaltung ist mit dem Gate des oberen Halbbrückentransistors T_1 verbunden. Die Energie für die obere Ansteuerschaltung wird 15 über die Anschlüsse 4 und 5 zugeführt, wobei der Anschluss 5 auch das Bezugspotenzial für den Ausgang der oberen Ansteuerschaltung darstellt und am Anschluss 4 eine Betriebsspannung der oberen Ansteuerschaltung benötigt wird. Die Energieversorgung für die obere Ansteuerschaltung ist durch eine bekannte Pumpschaltung bestehend aus dem Kondensator C_1 und der Diode D_2 realisiert. C_1 und D_2 sind in 20 Serie zwischen die Hilfsspannungsversorgung am Verbindungspunkt J_4 und dem Halbbrücken-Ausgang am Verbindungspunkt J_2 geschaltet. Vom Kondensator C_1 wird die Energie für die obere Ansteuerschaltung bezogen.

Der Eingang der oberen Ansteuerschaltung 6 ist über einen Pull-Up Widerstand R_2 25 mit dem Anschluss 4 der oberen Ansteuerschaltung, an dem deren Betriebsspannung anliegt, verbunden. Ohne weitere Maßnahmen führt der Pull-Up-Widerstand R_2 zu einem Ansteuersignal für den oberen Halbbrückentransistor, das diesen einschaltet. Es muss also dafür gesorgt werden, dass im High-Zustand des Steuersignals aus dem Steuerbaustein der obere Halbbrückentransistor T_1 abgeschaltet wird. Diesen Zweck 30 erfüllt ein Level-Shift-Schalter T_3 . Er ist in Figur 1 als MOSFET ausgeführt, dessen

5 Drainanschluss mit dem Eingang der oberen Ansteuerschaltung 6, dessen Gateanschluss mit dem Steuerausgang des Steuerbausteins 2 und dessen Sourceanschluss über einen Stromgegenkopplungswiderstand R3 mit dem Bezugspotenzial des Halbbrückewechselrichters verbunden ist. Im High-Zustand des Steuersignals wird der Level-Shift-Schalter T3 eingeschaltet, wodurch die Spannung am Eingang der oberen Ansteuerschaltung 6 auf einen Wert reduziert wird, der zum Ausschalten des oberen Halbbrückentransistors T1 führt. Der Drainanschluss des Level-Shift-Schalters T3 ist zusätzlich über eine Diode D3 mit dem Halbbrücken-Ausgang (J2) verbunden. Dadurch wird vermieden, dass beim Einschalten des Level-Shift-Schalters T3 ein Strom durch die obere Ansteuerschaltung fließt. D3 wird bevorzugt 10 als Schottky-Diode ausgeführt, um eine auftretende Flussspannung gering zu halten. Der Stromgegenkopplungswiderstand R3 soll den Strom durch den Level-Shift-Schalter T3 begrenzen.

15 Eine Einschaltverzögerung des oberen Halbbrückentransistors T1 ist bei der beschriebenen Schaltung dadurch gegeben, dass nach dem Ausschalten von T3 die Millerkapazität von T3 über R2 geladen werden muss. Erst wenn die Spannung an dieser Millerkapazität einen gegebenen Schwellwert am Eingang 6 der oberen Ansteuerschaltung überschreitet, wird der obere Halbbrückentransistor T1 eingeschaltet. Durch den Wert des Pull-Up-Widerstands R2 kann also die gewünschte Totzeit, 20 die zwischen Ausschalten des unteren Halbbrückentransistors T2 und dem Einschalten des oberen Halbbrückentransistors T1 verstreicht, eingestellt werden.

25 Eine Einschaltverzögerung für den unteren Halbbrückentransistor T2 ist nicht auf diese Weise zu realisieren. Lediglich der Widerstand R1 bietet die Möglichkeit, die Ladezeit der Gate-Source-Kapazität des unteren Halbbrückentransistors T2 zu modifizieren. Damit sind aber nur Totzeiten zu realisieren, die kürzer sind als die o.g. Umschwingzeit. Längere Totzeiten würden dazu führen, dass der untere Halbbrückentransistor T2 zu lange im sog. linearen Arbeitsbereich betrieben wird, in dem sehr starke Verluste auftreten.

30 In der Schrift US 5,550,436 (Houk) wird eine Totzeitgenerierung für den Übergang vom oberen zum unteren Halbbrückentransistor durch eine Einschaltverzögerung

(LSDELAY) für den unteren Halbbrückentransistor beschrieben. Diese Lösung hat jedoch zwei Nachteile: Zum einen bildet die genannte Einschaltverzögerung einen Teil einer integrierten Schaltung, was einen erheblichen Kostenaufwand bedeutet; zum Anderen ist die Totzeit für eine gegebene Dimensionierung fix und passt sich 5 nicht der o. g. Umschwingzeit an. Damit muss die Totzeit immer länger sein als die optimale Totzeit, was zu Wirkungsgradeinbußen des Halbbrückenwandlers führt.

Darstellung der Erfindung

Es ist Aufgabe der vorliegenden Erfindung, einen Halbbrücken-Wechselrichter gemäß dem Oberbegriff des Anspruchs 1 bereitzustellen, der kostengünstig eine optimale Totzeit bewerkstellt.

10 Diese Aufgabe wird durch einen Halbbrücken-Wechselrichter mit den Merkmalen des Oberbegriffs des Anspruchs 1 durch die Merkmale des kennzeichnenden Teils des Anspruchs 1 gelöst. Besonders vorteilhafte Ausgestaltungen finden sich in den abhängigen Ansprüchen.

15 Erfindungsgemäß ist der Steueringang des unteren Halbbrückenschalters über einen Unterbrechungsschalter mit dem Steuerausgang eines Steuerbausteins gekoppelt. Der High-Zustand dessen Steuersignals kann damit nicht direkt zum Einschalten des unteren Halbbrückentransistors führen. Vielmehr muss dafür erst der Unterbrechungsschalter eingeschaltet werden. Mit Hilfe des Unterbrechungsschalters kann somit das Einschalten des unteren Halbbrückentransistors so lange verzögert werden, bis die 20 Umschwingzeit verstrichen ist.

Ein Indikator dafür, dass die Umschwingzeit verstrichen ist, bildet erfindungsgemäß der Strom durch einen Level-Shift-Schalter. Geht das Steuersignal am Steuerausgang des Steuerbausteins in den High-Zustand über, so wird zunächst der Level-Shift-Schalter eingeschaltet. Da sich zu diesem Zeitpunkt der Halbbrücken-Ausgang auf 25 dem Plus-Potenzial der Energieversorgung befindet, fließt zunächst ein hoher Strom durch den Level-Shift-Schalter, der im wesentlichen durch einen Stromgegenkopplungswiderstand begrenzt wird. Solange dieser Strom über einer vorgegebenen

Schwelle liegt, ist der Unterbrechungsschalter erfindungsgemäß ausgeschaltet und der untere Halbrückenschalter wird nicht angesteuert. Nachdem oben beschriebenen Umschwingvorgang der Halbbrücke befindet sich das Potenzial des Halbbrücken-Ausgangs auf dem Potenzial des Bezugspotenzials, bzw. des Minuspol. Zu diesem 5 Zeitpunkt wird der Strom durch den Level-Shift-Schalter im wesentlichen durch den Pull-Up-Widerstand bestimmt. Dieser ist verglichen mit dem Strom beim Einschalten des Level-Shift-Schalters gering und liegt unter der o.g. vorgegebenen Schwelle. Beim Unterschreiten der Schwelle wird erfindungsgemäß der Unterbrechungsschalter eingeschaltet, und der Steuerbaustein kann den unteren Halbrückenschalter einschalten. Die Erfindung stellt somit mit geringem Aufwand sicher, dass die Totzeit 10 beim Übergang der Leitfähigkeit vom oberen zum unteren Transistor immer der Umschwingzeit entspricht.

Die Steuerung des Unterbrechungsschalters durch den Strom, der im Level-Shift-Schalter fließt, kann erfindungsgemäß mittels eines Verzögerungsschalters erfolgen. 15 Dabei wird der Unterbrechungsschalter vom Steuerbaustein angesteuert. D.h. der Steuerbaustein gibt ein Steuersignal ab, das grundsätzlich in der Lage ist, den Unterbrechungsschalter gleichzeitig mit dem Level-Shift-Schalter einzuschalten. Dies wird durch den Verzögerungsschalter verhindert, indem dieser den Steuereingang des Unterbrechungsschalters so lange blockiert, bis der Strom durch den Level-Shift-Schalter unter die gegebene Schwelle abgesunken ist. 20

Ein weiterer Aspekt der Erfindung liegt im Umschwingvorgang der Halbbrücke begründet. Um beim Ausschalten eines Halbrückenschalters den Spannungsanstieg am betreffenden Halbrückenschalter zu verzögern und damit die Ausschaltverluste zu reduzieren, wird bekanntermaßen ein sog. Trapezkondensator parallel zu einem 25 Halbrückenschalter geschaltet. Wirkungsgleich kann der Trapezkondensator zum oberen oder zum unteren Halbrückenschalter parallel geschaltet werden.

Zur Verdeutlichung eines Umschwingvorgangs dient Figur 5. Im unteren Teil der Figur 5 ist der zeitliche Verlauf der Halbbrückenausgangsspannung UHB bezogen auf den Minuspol der Energieversorgung (Bezugspotenzial) dargestellt. Diese Spannung entspricht der Spannung am unteren Halbrückentransistor zwischen seiner 30

Arbeits- (Drain) und seiner Bezugselektrode (Source). Der obere Teil zeigt einen korrespondierenden Laststrom I_L . Während der Zeit t_1 ist der obere Halbbrückentransistor T_1 eingeschaltet. In dieser Zeit weist UHB einen hohen Wert auf, der der Spannung entspricht, die die Energieversorgung liefert. Während der Zeit t_2 ist der untere Halbbrückentransistor T_2 eingeschaltet. In dieser Zeit weist UHB einen Wert auf, der nahe Null ist. Zwischen den Zeitabschnitten t_1 und t_2 liegt die Totzeit t_t , in der keiner der beiden Halbbrückentransistoren eingeschaltet ist. In Figur 5 erkennt man, dass während der Totzeit t_t der Wert der Spannung UHB auf Null absinkt und der untere Halbbrückentransistor T_2 verlustfrei eingeschaltet werden kann. Der Verlauf der Spannung UHB während der Totzeit t_t ist abhängig vom Wert des Trapezkondensators und vom Laststrom I_L . Der Laststrom I_L muss in der Lage sein, den Trapezkondensator zu entladen bzw. auf den Wert der Spannung der Energieversorgung aufzuladen.

Dies gelingt bei ungünstigen Konstellationen nicht immer. Ein solcher Fall ist in Figur 6 dargestellt. Wie in Figur 5 ist der zeitliche Verlauf der Spannung am Halbbrückenausgang UHB und des Laststroms I_L dargestellt. Nach dem Abschalten des oberen Halbbrückentransistors T_1 nimmt der Wert von UHB zwar zunächst ab, geht aber nicht auf den Wert Null, sondern steigt nach durchlaufen eines Minimums wieder an und geht in eine periodische Schwingung über. Der Laststrom I_L ist in diesem Fall zu klein, als dass er in der Lage wäre, den Trapezkondensator vollständig zu entladen. Erfindungsgemäß wird die Totzeit t_t so gewählt, dass der untere Halbbrückentransistor T_2 dann eingeschaltet wird, wenn die Spannung UHB minimal ist. In diesem Fall sind die Einschaltverluste von T_2 nicht Null, weil er auf eine Restspannung U_R einschalten muss. Jedoch werden die Einschaltverluste durch die erfindungsgemäße Wahl der Totzeit t_t minimiert. Beim Einschalten von T_2 sinkt der Wert von UHB natürlich auf Null ab. Gestrichelt sind in Figur 6 der Verlauf von UHB und I_L eingezeichnet, falls T_2 nicht einschalten würde.

Ein Problem stellt die Detektion des Minimums des Werts von UHB dar. Erfindungsgemäß wird dafür der Strom durch den Trapezkondensator herangezogen. Eine Vorrichtung zur Erfassung des Stroms durch den Trapezkondensator stellt fest, ab

welchem Zeitpunkt der Trapezkondensator nicht weiter entladen wird, sondern wieder aufgeladen wird. Ab diesem Zeitpunkt fließt Strom vom Halbbrückenausgang, also vom Verbindungspunkt der Halbbrückentransistoren, zum Trapezkondensator. Die Vorrichtung zur Stromerfassung durch den Trapezkondensator hebt erfindungsgemäß zu diesem Zeitpunkt die Blockierung des Steuereingangs des Unterbrechungsschalters auf und gibt somit die Ansteuerung des unteren Halbbrückentransistors T2 frei.

5 Im Fall wie er in Figur 5 beschrieben wird bleibt die Stromerfassung durch den Trapezkondensator wirkungslos. Vielmehr wird, wie oben beschrieben, der untere Halbbrückentransistor T2 dann eingeschaltet, wenn aufgrund der auf Null abgesunkenen Halbbrückenausgangsspannung UHB der Strom durch den Level-Shift-Transistor unter eine gegebene Schwelle absinkt.

Kurze Beschreibung der Zeichnungen

Im folgenden soll die Erfindung anhand von Ausführungsbeispielen unter Bezugnahme auf Zeichnungen näher erläutert werden. Es zeigen:

15 Figur 1 einen Halbbrücken-Wechselrichter, gemäß dem Stand der Technik

Figur 2 ein Ausführungsbeispiel für einen erfindungsgemäßen Halbbrücken-Wechselrichter,

Figur 3

a) ein Ausführungsbeispiel für einen Verzögerungsschalter,

20 b) ein weiteres Ausführungsbeispiel für einen Verzögerungsschalter,

c) ein Ausführungsbeispiel für ein Stromgegenkopplungsnetzwerk,

d) ein Ausführungsbeispiel für einen Block, der die Stromgegenkopplung des Level-Shift-Schalters und die Steuerung des Verzögerungsschalters bewerkstellt,

e) ein weiteres Ausführungsbeispiel für einen Block, der die Stromgegenkopplung des Level-Shift-Schalters und die Steuerung des Verzögerungsschalters bewerkstellt,

Figur 4 5 ein Ausführungsbeispiel für einen erfindungsgemäßen Halbbrückenwechselrichter mit Detektion des Minimums der Halbbrückenausgangsspannung,

Figur 5 10 Beispiel für den zeitlichen Verlauf einer Halbbrückenausgangsspannung und eines Laststroms ohne Einschaltverluste,

Figur 6 15 Beispiel für den zeitlichen Verlauf einer Halbbrückenausgangsspannung und eines Laststroms mit minimierten Einschaltverlusten.

Im folgenden werden Widerstände durch den Buchstaben R, Transistoren durch den Buchstaben T, Dioden durch den Buchstaben D, Verbindungsstellen durch den Buchstaben J jeweils gefolgt von einer Zahl bezeichnet. Auch werden im folgenden für gleiche und gleichwirkende Elemente der verschiedenen Ausführungsbeispiele 15 durchweg gleiche Bezugszeichen verwendet.

Bevorzugte Ausführung der Erfindung

In Figur 2 ist ein Ausführungsbeispiel für einen erfindungsgemäßen Halbbrückenwechselrichter dargestellt. Die in Figur 1 beschriebenen Bauteile eines Halbbrückenwechselrichters und deren Wirkungsweise, wie sie aus dem Stand der Technik bekannt sind, werden im folgenden nicht nochmals angeführt. Im Gegensatz zu einem Halbbrücken-Wechselrichter gemäß dem Stand der Technik, ist der Steuerausgang 2 des Steuerbausteins 1 nicht über den Widerstand R1, sondern erfindungsgemäß über einen Unterbrechungsschalter T4 mit der Steuerelektrode des unteren Halbbrückenschalters T2 verbunden. T4 ist als NPN-Bipolartransistor ausgeführt, könnte prinzipiell aber durch einen beliebigen elektronischen Schalter ersetzt werden. Die Arbeitselektrode des Unterbrechungsschalters T4, im Beispiel der Kollektor von T4, ist mit dem Steuerausgang 2 des Steuerbausteins 1 verbunden. Die Bezugs-

elektrode des Unterbrechungsschalters T4, im Beispiel der Emitter von T4, ist mit der Steuerelektrode des unteren Halbbrückenschalters T2 verbunden. Zwischen der Steuerelektrode des Unterbrechungsschalters T4, im Beispiel der Basis von T4, und dem Kollektor von T4 ist ein Ansteuerwiderstand R4 geschaltet. Die Basis von T4 ist 5 über die Blöcke B1 und B2 mit dem Minuspol der Energieversorgung (J1) verbunden. Der Block B1 enthält den oben beschriebenen Verzögerungsschalter und der Block B2 ein Stromgegenkopplungsnetzwerk für den Verzögerungsschalter. Der Block B1 besitzt einen Steuereingang 7, in den erfindungsgemäß ein dem Strom durch den Level-Shift-Schalter T3 proportionales Signal eingespeist wird. Dieses 10 Signal wird im Ausführungsbeispiel in Figur 2 durch eine Strommessvorrichtung bereitgestellt, die durch einen Block B3 mit einem Messausgang b realisiert ist. Der Block B3 besitzt zusätzlich die Anschlüsse a und c. Gegenüber der Figur 1 ist der Stromgegenkopplungswiderstand R3 durch den Block 3 mit den Anschlüssen a und c ersetzt. Zwischen den Anschlüssen a und c erfüllt der Block 3 demgemäß eine 15 Stromgegenkopplungseigenschaft für den Level-Shift-Schalter T3. Am Messausgang b des Blocks 3 wird ein Signal bereit gestellt, das dem Strom vom Anschluss a nach c und damit dem Strom durch den Level-Shift-Schalter T3 proportional ist. Der Messausgang b des Blocks 3 ist mit dem Steuereingang 7 des Blocks 1 verbunden.

Über den Ansteuerwiderstand R4 wird der Unterbrechungsschalter T4 durch das 20 Steuersignal des Steuerbausteins 1 angesteuert. Wechselt das Steuersignal auf High-Zustand, ist jedoch der Verzögerungsschalter im Block B1 aufgrund des hohen Stroms im Level-Shift-Schalter eingeschaltet und blockiert somit den Steuereingang des Unterbrechungsschalters T4. Im Ausführungsbeispiel gemäß Figur 2 bedeutet dies, dass die Basis von T4 durch den Verzögerungsschalter auf das Bezugspotenzial, 25 nämlich den Minuspol der Energieversorgung (J1), gezogen wird. Sobald der Verzögerungsschalter (B1) aufgrund des abgefallenen Stromes durch den Level-Shift-Schalter T3 abschaltet, wird der Unterbrechungsschalter T4 über den Ansteuerwiderstand R4 eingeschaltet.

Im Vergleich zu Figur 1 ist in Figur 2 auch ein Trapezkondensator C2 parallel zur 30 Ausgangsspannung der Halbbrücke UHB geschaltet.

In Figur 3a ist ein Beispiel für die Ausführung des Blocks B1, den Verzögerungsschalter, aus Figur 2 gegeben. Im wesentlichen handelt es sich um einen NPN-Bipolartransistor T10. Dessen Steuerelektrode, die Basis, bildet den Steuereingang 7 des Blocks B1. Die Bezugselektrode, der Emitter, ist mit dem Block B2, einem Stromgegenkopplungsnetzwerk, zu verbinden. Die Arbeitselektrode, der Kollektor, ist mit der Steuerelektrode des Unterbrechungsschalters T4 zu verbinden. Als aus der Literatur bekannte Antisättigungsmaßnahme ist zwischen Basis und Kollektor eine Diode D10 geschaltet, die vorzugsweise als Schottky-Diode ausgeführt wird.

10 In Figur 3b ist ein weiteres Beispiel für die Ausführung des Blocks B1, den Verzögerungsschalter, aus Figur 2 gegeben. Im Vergleich zu Figur 3a ist der Bipolartransistor T10 durch den MOSFET T11 ersetzt. Aufgrund der Eigenschaften eines MOSFET sind keine Antisättigungsmaßnahmen vorgesehen.

15 In Figur 3c ist ein Beispiel für die Ausführung des Blocks B2, eines Stromgegenkopplungsnetzwerks, aus Figur 2 gegeben. Im einfachsten Fall besteht das Stromgegenkopplungsnetzwerk aus einem Widerstand R10, der auch den Wert Null annehmen kann, wie dies durch den gestrichelten Kurzschluss über R10 angedeutet ist. In diesem Fall ist die Einschaltschwelle des Verzögerungsschalters jedoch starken Exemplarstreuungen und einer starken Temperaturabhängigkeit unterworfen. Parallel zu R10 kann ein Kondensator C10 geschaltet werden, um die dynamischen Eigen-
20 schaften des Stromgegenkopplungsnetzwerks zu modellieren. Schnelle Änderungen am Steuereingang 7 des Blocks B1 wirken sich durch den Einsatz eines Kondensators C10 stärker aus als langsame. Dies kann wünschenswert sein, damit der Verzögerungsschalter im Block B1 beim Wechsel auf den High-Zustand einschaltet, bevor über R4 der Unterbrechungsschalter eingeschaltet wird.

25 Anstatt des Widerstands R10 kann auch, wie in Figur 3c gestrichelt angedeutet eine Diode D11 eingesetzt werden. Damit kann dem Verzögerungsschalter im Block B1 eine nichtlineare Einschaltcharakteristik verliehen werden. Eine Reaktion des Verzögerungsschalters auf Ströme im Level-Shift-Schalter unter einer gegebenen Schwelle kann damit vermieden werden.

In Figur 3d ist ein Ausführungsbeispiel für Block B3, der die Stromgegenkopplung des Level-Shift-Schalters und die Steuerung des Verzögerungsschalters bewerkstellt, dargestellt. Zwischen die Anschlüsse a und c ist die Serienschaltung zweier Widerstände R31 und R32 geschaltet. Die Spannung an der Verbindungsstelle von R31 und R32 bezüglich Anschluss c, d. h. die Spannung am Widerstand R32, stellt ein Maß für den Strom durch den Level-Shift-Schalter T3 dar und wird über einen Widerstand R33 dem Messausgang b des Blocks B3 zugeführt.

Über das Verhältnis der Widerstandswerte von R31 und R32 kann eine Schwelle eingestellt werden, die festlegt, wie klein der Strom durch den Level-Shift-Schalter T3 werden muss, damit der Verzögerungsschalter im Block B1 abgeschaltet wird. Dieses Verhältnis ist so zu wählen, dass der Verzögerungsschalter im Block B1 abgeschaltet wird, wenn die Ausgangsspannung der Halbbrücke UHB auf das Potenzial des Minuspols der Versorgungsspannung (J1) abgesunken ist. Der Widerstand R33 dient zur Entkopplung der Stromerfassung durch R31 und R32 von der Auswertung über Messausgang b und Steuereingang 7 in Block B1. Enthält der Block B1 einen MOSFET T11 entsprechend Figur 3b, so ist eine o. g. Entkopplung schon aufgrund der hohen Impedanz am Steuereingang 7 gegeben, und R33 kann den Wert Null annehmen. Enthält der Block B1 einen Bipolartransistor T10 entsprechend Figur 3a, so ist der Wert von R33 so groß zu wählen, dass zum einen die Stromerfassung nicht wesentlich beeinflusst wird und zum andern das am Steuereingang 7 anliegende Signal den Bipolartransistor T10 nicht übersteuert, was zu einem verzögerten Ausschalten von T10 führen würde.

Gestrichelt sind in Figur 3d parallel zu R31, R32 und R33 die Kondensatoren C31, C32 und C33 eingezeichnet. Sie können optional eingesetzt werden, um die dynamischen Eigenschaften der beschriebenen Schwelle zu beeinflussen.

In Figur 3e ist ein weiteres Ausführungsbeispiel für Block B3, der die Stromgegenkopplung des Level-Shift-Schalters und die Steuerung des Verzögerungsschalters bewerkstellt, dargestellt. Die Schaltung in Figur 3e kann mittels der bekannten Stern-Dreieck-Transformation für elektrische Netzwerke aus der Schaltung in Figur 3d abgeleitet werden. In sofern sind die beiden Ausführungsbeispiele aus Figur 3d

und $3e$ äquivalent. Falls ein Kondensator C35 eingesetzt wird, kann sich für R35 ein so hoher Wert ergeben, dass er ganz entfallen kann.

In Figur 4 ist ein Ausführungsbeispiel für einen Halbbrücken-Wechselrichter dargestellt, der erfindungsgemäß das Minimum der Halbrückenausgangsspannung UHB detektiert. Im Vergleich zu Figur 2 ist parallel zum Block B2 die Serienschaltung zweier Dioden D4 und D5 geschaltet. Der Trapezkondensator C2 ist nicht direkt mit dem Bezugspotenzial (J1), sondern mit dem Verbindungspunkt von D4 und D5 verbunden. D4 und D5 stellen zusammen mit dem Block B2 eine Vorrichtung zur Erfassung des Stroms durch den Trapezkondensator dar. Im Augenblick des Ausschaltens des oberen Halbbrückenschalters T1 ist der Trapezkondensator geladen und beginnt sich durch den Laststrom IL über die Diode D5 zu entladen. Gelingt es dem Laststrom IL nicht, den Trapezkondensator vollständig zu entladen, wechselt der Laststrom IL bedingt durch im Lastkreis enthaltene Reaktanzen die Polarität. In diesem Augenblick beginnt ein Aufladevorgang des Trapezkondensators C2 über die Diode D4 und den Block B2. Der resultierende Spannungsabfall am Block B2 hebt das Potenzial der Bezugselektrode des Verzögerungsschalters im Block B1. Dies führt erfindungsgemäß zum Ausschalten des Verzögerungsschalters im Block B1. Damit ist die Blockierung des Steuereingangs des Unterbrechungsschalters T4 durch den Verzögerungsschalter im Block B1 aufgehoben, und der Unterbrechungsschalter T4 wird über den Widerstand R4 durch den Steuerbaustein 1 eingeschaltet. Durch den beschriebenen Vorgang gelingt es erfindungsgemäß, den unteren Halbbrückentransistor T2 im Minimum der Halbrückenausgangsspannung UHB einzuschalten. Für die Dioden D4 und D5 werden bevorzugt Schottky-Dioden eingesetzt, um die Flussspannungen gering zu halten, wodurch eine frühzeitige Detektion des Minimums der Halbrückenausgangsspannung UHB ermöglicht wird.

Obige Ausführungen beziehen sich durchwegs auf Halbbrücken-Wechselrichter. Die erfinderischen Gedanken lassen sich jedoch auch auf Vollbrücken-Wechselrichter übertragen.

Ansprüche

1. Halbbrücken-Wechselrichter, mit folgenden Merkmalen:

- der Halbbrücken-Wechselrichter ist mit einem Plus- (J3) und einem Minuspol (J1) einer Energieversorgung verbunden,
- ein oberer und ein unterer Halbbrückenschalter (T1, T2), die jeweils einen Steuereingang, eine Arbeitselektrode und eine Bezugselektrode besitzen, wobei der obere Halbbrückenschalter (T1) mit seiner Arbeitselektrode mit dem Plus (J3)- und der untere Halbbrückenschalter (T2) mit seiner Bezugselektrode mit dem Minuspol (J1) gekoppelt ist,
- ein Steuerbaustein (1), der an einem Steuerausgang (2) ein rechteckförmiges Steuersignal abgibt, das einen Low- und einen High-Zustand aufweisen kann,
- ein Level-Shift-Schalter (T3), der mit dem Minuspol (J1) gekoppelt ist und vom Steuerbaustein (1) gesteuert wird,

dadurch gekennzeichnet, dass

- der Steuerausgang (2) des Steuerbausteins (1) über einen Unterbrechungsschalter (T4) mit dem Steuereingang des unteren Halbbrückenschalters (T2) gekoppelt ist,
- der Unterbrechungsschalter (T4) vom Strom durch den Level-Shift-Schalter (T3) derart gesteuert wird, dass er nur dann eingeschaltet werden kann, wenn der Strom durch den Level-Shift-Schalter (T3) unter einer gegebenen Schwelle liegt.

2. Halbbrücken-Wechselrichter gemäß Anspruch 1, dadurch gekennzeichnet, dass der Unterbrechungsschalter (T4) einen Steuereingang besitzt, der mit dem Steuerausgang (2) des Steuerbausteins (1) gekoppelt ist und gekoppelt ist mit einem Verzögerungsschalter (B1), der gesteuert wird vom Strom durch den Level-Shift-Schalter (T3) und den Steuereingang des Unterbrechungsschalters (T4) blockiert, so lange der Strom durch den Level-Shift-Schalter (T3) über einer gegebenen Schwelle liegt.

3. Halbbrücken-Wechselrichter gemäß Anspruch 2, dadurch gekennzeichnet, dass der Unterbrechungsschalter (T4) ein Halbleiterschalter mit einer Arbeits-, einer Bezugs- und einer Steuerelektrode ist, wobei die Arbeitselektrode mit dem Steuerausgang (2) des Steuerbausteins (1) gekoppelt ist, die Bezugselektrode mit dem Steuereingang des unteren Halbbrückenschalters (T2) gekoppelt ist und die Steuerelektrode zum einen über einen Ansteuerwiderstand (R4) mit dem Steuerausgang (2) des Steuerbausteins (1) gekoppelt ist und zum anderen mit dem Verzögerungsschalter (B1) gekoppelt ist.
5
4. Halbbrücken-Wechselrichter gemäß Anspruch 3, dadurch gekennzeichnet, dass der Verzögerungsschalter (B1) ein Halbleiterschalter mit einer Arbeits-, einer Bezugs- und einer Steuerelektrode ist, wobei die Arbeitselektrode mit dem Steuereingang des Unterbrechungsschalters (T4) gekoppelt ist, die Bezugselektrode über ein Stromgegenkopplungsnetzwerk (B2) mit dem Minuspol der Energieversorgung (J1) gekoppelt ist und die Steuerelektrode (7) mit einer Strommessvorrichtung (B3) gekoppelt ist, die an einem Messausgang (b) ein Messsignal liefert, das proportional zum Strom durch den Level-Shift-Schalter ist.
10
5. Halbbrücken-Wechselrichter gemäß Anspruch 4, dadurch gekennzeichnet, dass die Strommessvorrichtung (B3) mindestens einen Stromgegenkopplungswiderstand (R31, R32, R34, R35, R36) enthält, der den Level-Shift-Schalter (T3) mit dem Minuspol der Energieversorgung (J1) verbindet und die Strommessvorrichtung (B3) am Messausgang (b) eine Spannung liefert, deren Effektivwert proportional zur Spannung am mindestens einen Stromgegenkopplungswiderstand (R31, R32, R34, R35, R36) ist.
15
6. Halbbrücken-Wechselrichter gemäß einem der Ansprüche 2-5, dadurch gekennzeichnet, dass ein Trapezkondensator (C2) mit der Arbeitselektrode des unteren Halbbrückenschalters (T2) gekoppelt ist und die Blockierung des Steuereingangs des Unterbrechungsschalters (T4) durch eine Vorrichtung (D4, D5, B2), die den Strom durch den Trapezkondensator (C2) erfasst, aufgehoben wird, wenn der Strom von der Arbeitselektrode des unteren Halbbrückenschalters (T2) zum Trapezkondensator (C2) fließt.
20
25
30

7. Halbbrücken-Wechselrichter gemäß Anspruch 4 oder 5, dadurch gekennzeichnet, dass parallel zum Stromgegenkopplungsnetzwerk (B2) die Serienschaltung von zwei Dioden (D4, D5) geschaltet ist und zwischen die Verbindungsstelle der Dioden und die Arbeitselektrode des unteren Halbbrückenschalters (T2) ein Trapezkondensator (C2) geschaltet ist, wobei die Dioden (D4, D5) so gepolt sind, dass ein Strom, der von der Arbeitselektrode des unteren Halbbrückenschalters (T2) in den Trapezkondensator (C2) fließt, durch das Stromgegenkopplungsnetzwerk (B2) fließt.
8. Halbbrücken-Wechselrichter gemäß einem der vorigen Ansprüche, dadurch gekennzeichnet, dass durch den Halbbrücken-Wechselrichter eine Lampe mit Energie versorgt wird.

Zusammenfassung

Ansteuerung für einen Halbbrücken-Wechselrichter

Die Wahl der Totzeit bei einem Halbbrückenwechselrichter beeinflusst dessen Wirkungsgrad. Die optimale Totzeit und damit der optimale Einschaltzeitpunkt eines unteren Halbrückentransistors (T2) wird erfindungsgemäß dadurch bewerkstelligt, dass das Einschalten solange verzögert wird, bis der Strom in einem Level-Shift-Transistor (T3) unter eine gegebene Schwelle gefallen ist. Ein weiterer Aspekt der Erfindung besteht darin, dass die Verzögerung des Einschaltens des unteren Halbrückentransistors (T2) dann sofort unterbunden wird, wenn in einen Trapezkondensator ein Ladestrom fließt, was einher geht mit dem Anstieg der Halbrückenausgangsspannung (UHB) nach dem Durchlaufen eines Minimums.

Fig. 4

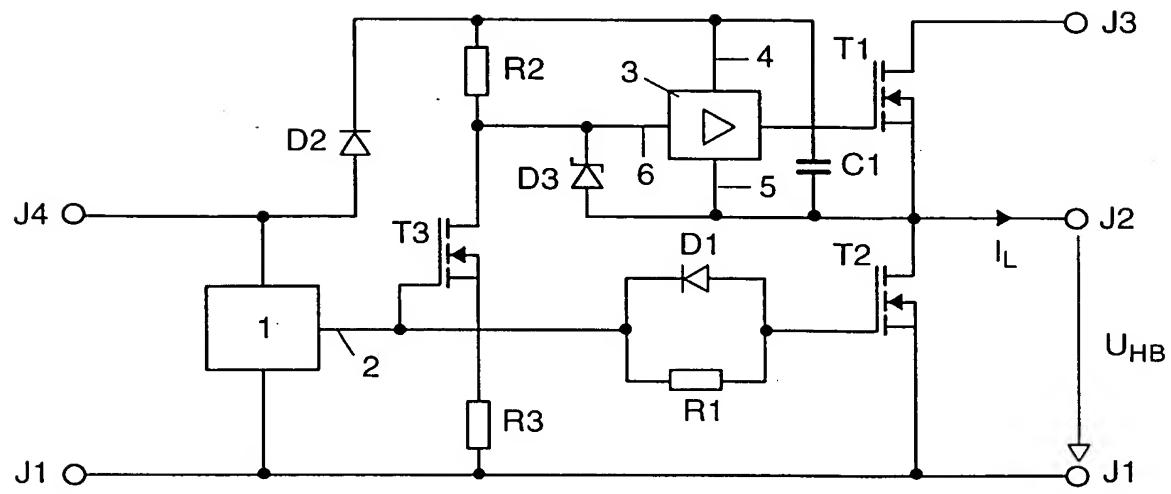


FIG. 1

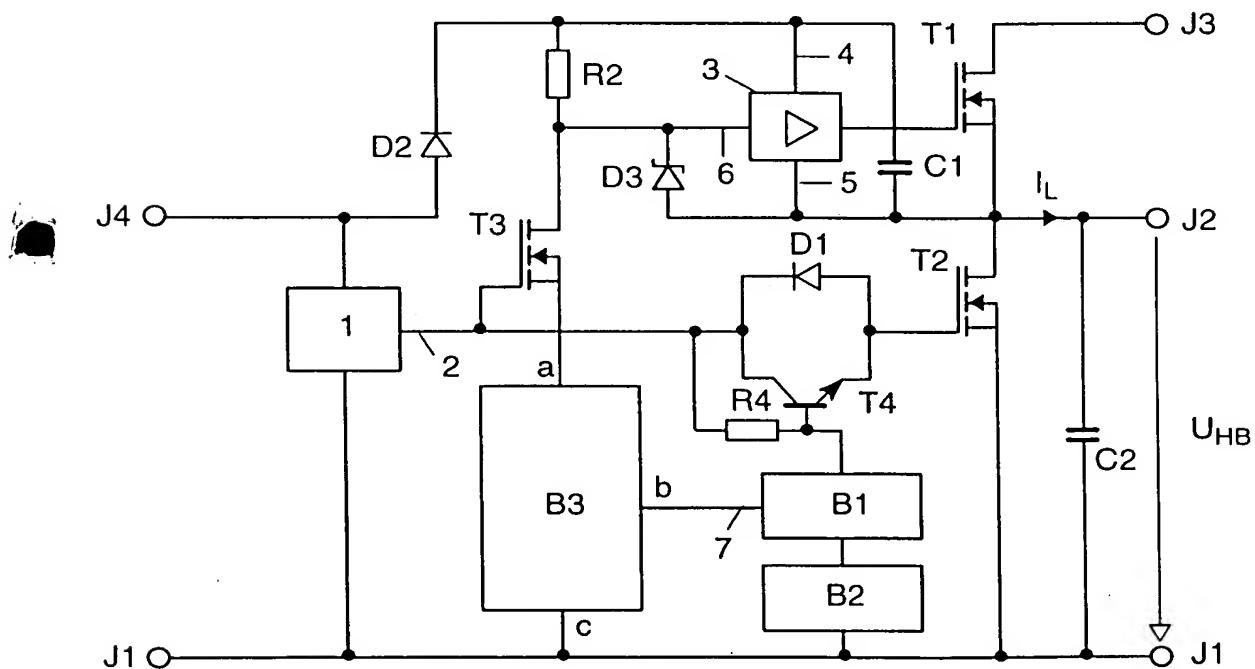


FIG. 2

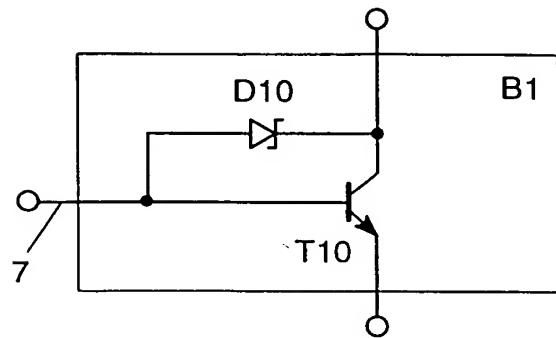


FIG. 3a

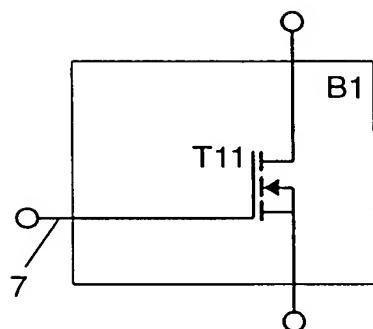


FIG. 3b

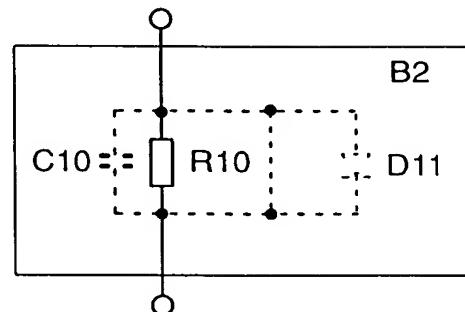


FIG. 3c

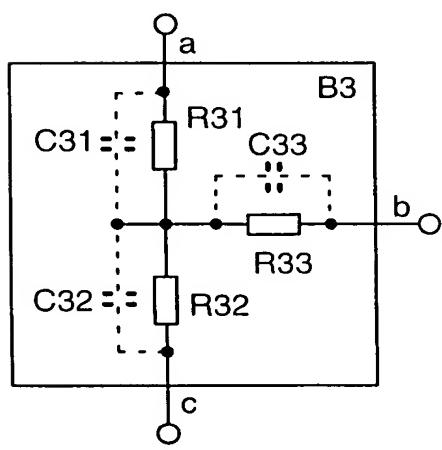


FIG. 3d

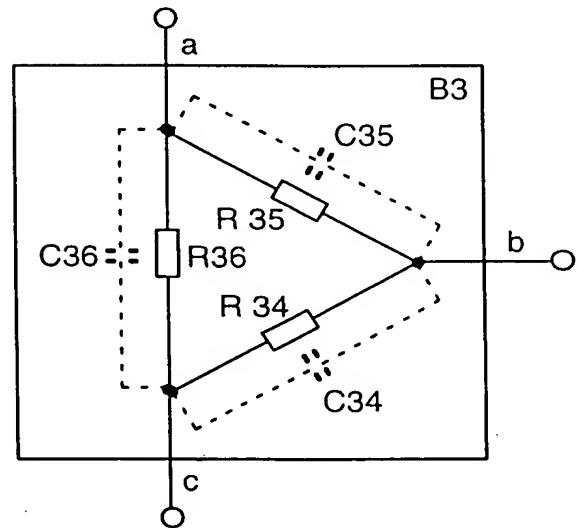


FIG. 3e

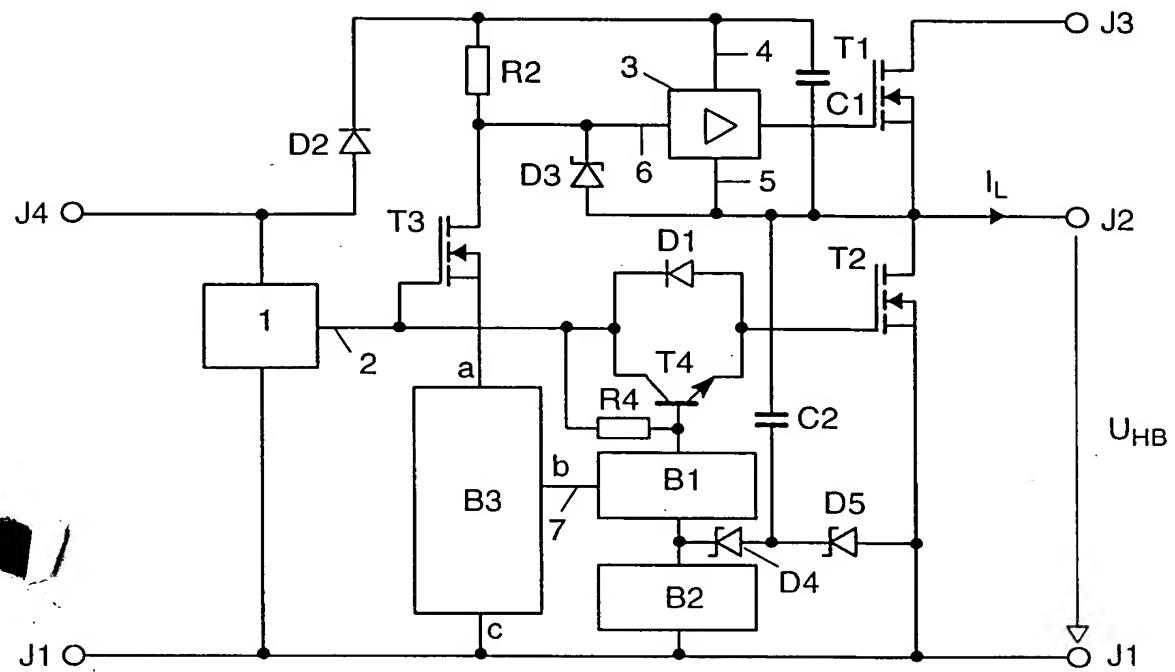


FIG. 4

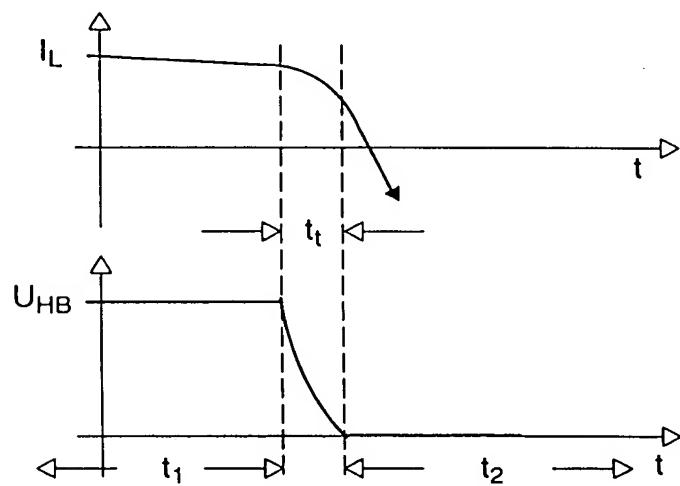


FIG. 5

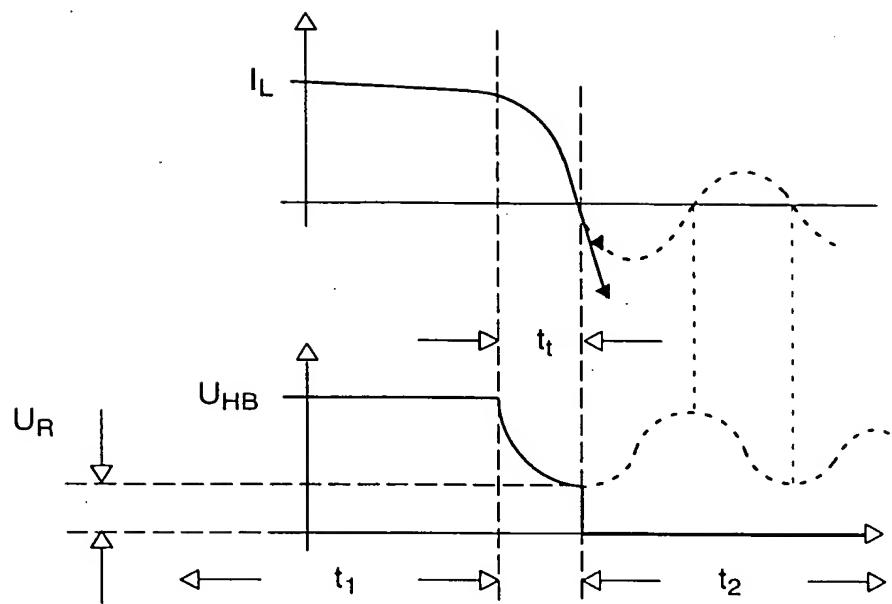


FIG. 6